

# Mesure de la résistivité de contact Argent/ITO dans les cellules à hétérojonctions de silicium

Léo Basset<sup>1</sup>, Wilfried Favre<sup>1</sup>, Gilles Ménard<sup>1</sup>, Jean-Pierre Vilcot<sup>2</sup>

<sup>1</sup> CEA, LITEN, Département des technologies solaires, F-73375 Le Bourget du Lac, France

<sup>2</sup> CNRS – IEMN, F-59652 Villeneuve-d'Ascq, France

La mesure de résistivité de contact ( $\rho_C$ ) entre l'argent et l'oxyde d'indium-étain (ITO) est importante pour la compréhension du transport de charge dans les cellules à hétérojonction de silicium (SHJ). La méthode de la longueur de transfert (TLM) est la plus couramment utilisée. Par soucis de simplicité et pour être au plus proche de la structure SHJ, les mesures sont le plus souvent réalisées sur les cellules mêmes, ce qui peut conduire à certains biais expérimentaux. La mesure de TLM requiert notamment que le courant passe exclusivement dans une seule couche ; cette condition n'est pas respectée si le courant ne reste pas confiné dans l'ITO mais traverse les couches d'interfaces de silicium amorphe hydrogéné (a-Si:H) pour passer dans le substrat cristallin (c-Si). Il a été montré que le substrat contribue significativement à la conduction latérale en face avant dans les structures SHJ à émetteur inversé [1], c'est pourquoi les mesures de résistance de contact sont habituellement réalisées sur l'émetteur, en face arrière des cellules [2].

Dans ce travail, des structures de test adaptant plusieurs stratégies de confinement du courant dans l'ITO ont été fabriquées (Fig. 1), puis mesurées par TLM. Deux groupes de substrats de type N de résistivités différentes (2 et 5  $\Omega \cdot \text{cm}$ ) ont été utilisés pour chaque structure.

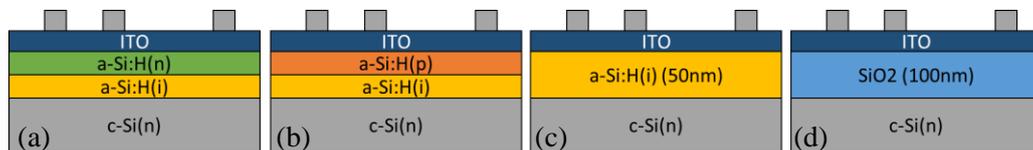


Fig. 1 : Structures de test pour mesure de contact TLM : couche d'ITO et électrodes d'argent déposées sur (a) a-Si:H (i+n), (b) émetteur a-Si:H (i+p), (c) couche d'a-Si:H (i) épais (50nm) et (d) SiO2 épais (100nm)

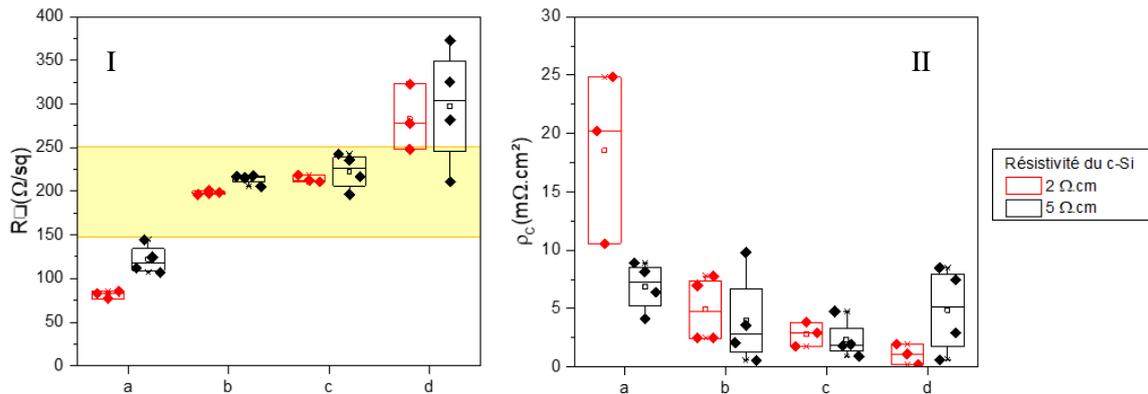


Fig. 2:  $R_{\square}$  (I) et résistivité de contact (II) extraites par TLM sur différentes structures de mesure pour deux groupes de wafers de haute (2  $\Omega \cdot \text{cm}$ ) et basse (5  $\Omega \cdot \text{cm}$ ) résistivités. La bande jaune représente la gamme de  $R_{\square}$  obtenue par mesure sur substrat verre

La Fig. 2 détaille les paramètres de résistance carrée de couche ( $R_{\square}$ ) (I) et de  $\rho_C$  (II) extraits avec chaque échantillon. La  $R_{\square}$  extraite avec la structure (a) montre une claire influence de la résistivité du substrat, et est significativement sous-estimée par rapport aux autres méthodes. Un courant latéral important passe donc dans le substrat et biaise la mesure de la  $R_{\square}$  de l'ITO et de  $\rho_C$ . Les structures (b) et (c) semblent aussi sensibles en moindre mesure à la résistivité du substrat, ce qui suggérerait un faible courant de fuite dans le c-Si. Elles sont cependant du même ordre de grandeur que la mesure sur verre. La  $R_{\square}$  déterminée avec la structure (d), significativement plus élevée, semble indicative d'une croissance différente de l'ITO sur le SiO2 de par la dispersion observée. Cela pourrait également signifier qu'aucune des autres méthodes ne confinent suffisamment le courant dans l'ITO.

Une  $R_{\square}$  sous-estimée conduirait ainsi à une  $\rho_C$  surestimée, à cause du courant de fuite traversant les interfaces ITO/a-Si:H/c-Si. Nos résultats suggèrent donc qu'une mesure TLM sur l'émetteur pourrait ne pas être suffisante pour extraire sans biais  $R_{\square}$  de l'ITO et  $\rho_C$  entre Argent et ITO. Des travaux sont en cours pour compléter cette étude avec une plus large gamme de résistivité de wafers. Des simulations seront également proposées pour valider ces hypothèses et conclure sur une méthode valide de mesure de  $R_{\square}$  et  $\rho_C$ .

[1] M. Bivour, S. Schröer, M. Hermlle, and S. W. Glunz, "Silicon heterojunction rear emitter solar cells: Less restrictions on the optoelectrical properties of front side TCOs," *Sol. Energy Mater. Sol. Cells*, vol. 122, pp. 120–129, Mar. 2014.

[2] J. Schube, "Low-Resistivity Screen-Printed Contacts on Indium Tin Oxide Layers for Silicon Solar Cells With Passivating Contacts," *IEEE J. Photovolt.*, pp. 1–7, 2018.